

# Interfaz de adquisición con compensación dinámica en FPGA para detector de neutrones auto-energizado

Juan Manuel Ronchetti - Tobias Guerrero

Grupo 2. Proyecto Final 2025.



## Docentes:

- Mg. Ing. Sebastián Verrastro
- Mg. Ing. Pablo Sanchez
- Ing. Fernando Valenzuela
- Mg. Ing. Mariano Vidal

## Tutor externo:

- Ing. Juan Esteban Alarcón

# Índice

<b>1. Síntesis de la Idea.....</b>	<b>3</b>
<b>2. Especificaciones .....</b>	<b>4</b>
2.1 Resumen Técnico del Alcance.....	4
2.1.1 Detector .....	4
2.1.2 Etapa Analógica.....	4
2.1.3 Etapa Digital .....	4
2.1.4 Software en PC .....	4
2.2 Diagrama en Bloques .....	5

## 1. Síntesis de la Idea

Los detectores de neutrones autoenergizados (self powered neutron detector, en adelante SPND) son dispositivos de detección muy utilizados en el campo nuclear para medir flujo de neutrones debido a su fácil implementación y comparativamente bajo costo. Sin embargo, su baja sensibilidad y lento tiempo de respuesta dificultan su utilización directa. En este trabajo, se caracteriza un SPND de vanadio, a partir de lo cual se diseña el filtro de compensación más adecuado a ser implementado en FPGA. Luego, se desarrolla un equipo electrónico capaz de actuar como interfaz entre el SPND y una computadora, y se analiza su rendimiento como detector de área de una celda semicaliente del edificio del Reactor Argentino RA3. Se presenta un dispositivo versátil para la utilización del SPND, junto a un software capaz de monitorear la información pertinente a su aplicación, a partir de lo cual se puede expandir su uso a otros SPNDs con otras aplicaciones.

## 2. Especificaciones

### 2.1 Resumen Técnico del Alcance

El presente trabajo abarca el desarrollo de un sistema electrónico destinado a la adquisición y procesamiento de señales provenientes de un SPND. El diseño contempla cuatro etapas funcionales principales: **detector**, **etapa analógica**, **etapa digital** y **software de visualización en PC**, cada una con especificaciones técnicas definidas en función de los requisitos de medición y compensación necesarios para su operación en entornos radiológicos, como reactores nucleares.

#### 2.1.1 Detector

Se realiza un estudio físico y funcional del SPND de vanadio a utilizar, incluyendo la revisión de literatura sobre comportamientos típicos y métodos de compensación aplicables. Se lleva a cabo una **caracterización experimental** con el fin de analizar su respuesta ante diferentes fuentes y comparar sus lecturas con patrones de referencia. Estas mediciones permiten establecer los **requisitos de compensación** necesarios, que serán aplicados posteriormente en el procesamiento digital.

#### 2.1.2 Etapa Analógica

La etapa analógica del sistema está diseñada para tratar señales de muy baja corriente generadas por el SPND, para lo cual en primera instancia se implementa un **amplificador de bajas corrientes**. Esta etapa también se encarga del  **acondicionamiento de señal**  y de garantizar una interfaz adecuada entre la señal analógica y el ADC, permitiendo una digitalización precisa de la información. La placa analógica se conecta a una motherboard que incluye la interfaz con la FPGA.

#### 2.1.3 Etapa Digital

El procesamiento digital se realiza en una FPGA, donde se implementa un **filtro digital de compensación** basado en los requisitos obtenidos durante la caracterización del detector. Además, la FPGA gestiona la **comunicación serie** con la PC mediante un protocolo definido, permitiendo la transmisión eficiente de los datos digitalizados y procesados, y la configuración del equipo.

#### 2.1.4 Software en PC

El sistema incluye una aplicación desarrollada en *C#* para la configuración del equipo y la visualización, registro y exportación de datos. Esta herramienta permite al usuario interactuar con el equipo a través de una **interfaz gráfica**, mostrar los datos recibidos en tiempo real, y guardar o exportar los resultados para su análisis posterior. El software implementa un protocolo de comunicación con la FPGA, garantizando confiabilidad y claridad en la interpretación de los datos.

## 2.2 Diagrama en Bloques

