

Cátedra Proyecto Final 2026

IED TestBench: Analizador de Protocolos y Equipo de Pruebas

Abstract

Julian Zatloukal Maule, Ramiro Aldax

Docente: Mg.Ing. Sebastián Verrastro
Ayudante: Mg.Ing. Pablo Sánchez
Ayudante: Mg.Ing. Mariano Vidal
Ayudante: Ing. Fernando Valenzuela

Palabras clave: Dispositivos Electrónicos Inteligentes (IED), IEC 61850, DNP3, Automatización de subestaciones, Analizador de protocolos, Inyección secundaria, System-in-Package (SiP)

1. Desarrollo

Motivación: El proyecto surge con un doble propósito: académico e industrial. Busca validar los conocimientos de la carrera de Ingeniería Electrónica y responde a la necesidad de la empresa Artec Ingeniería de contar con un equipo portátil para la prueba de relés (IED) en campo. En el mercado, las soluciones comerciales existentes (como OMICRON y Megger) son muy eficaces pero conllevan un alto costo de adquisición. El IED TestBench propone una alternativa "todo en uno" más accesible para PyMEs e instituciones educativas, enfrentando el desafío de operar de manera robusta en entornos eléctricos con alta interferencia (EMI).

Métodos: Para cumplir con las exigencias de portabilidad y bajo costo, el sistema implementará una arquitectura de hardware a medida basada en el *System-in-Package* Octavo OSD3358 con 512 MB de memoria RAM, aprovechando las capacidades en tiempo real de sus unidades PRU (*Programmable Real-Time Unit*) para analizar la respuesta temporal del equipo:

- **Comunicaciones:** Se incluirán dos puertos Ethernet en la placa para la comunicación directa con los IEDs bajo los protocolos IEC 61850 y DNP3.
- **Software:** Se utilizará una distribución customizada de Linux Debian, sobre la cual la captura de paquetes de red y la API REST se programarán en Rust. La persistencia de datos utilizará PostgreSQL, y la interfaz de usuario será una aplicación web desarrollada en React, accesible vía PC o smartphone.
- **Potencia e I/O:** En conjunto con la asignatura Electrónica de Potencia, se diseñarán inversores trifásicos para inyectar tensión (hasta 110 V) y corriente (hasta 5 A) con fase configurable, además de integrar entradas y salidas binarias configurables.

Resultados: Se obtendrá un dispositivo funcional del IED TestBench. A través de su plataforma web, el operario podrá visualizar el tráfico de red (MMS, GOOSE, SMV), supervisar las señales inyectadas en tiempo real y generar informes técnicos exportables en PDF. Adicionalmente, se elaborará un nuevo procedimiento industrial estandarizado para la validación de relés, para uso interno. Este documento adaptará los formatos vigentes de la industria para aprovechar las capacidades de inyección y el análisis de protocolos del nuevo equipo.

Conclusiones: La finalización del proyecto demostrará la viabilidad técnica de unificar el análisis de protocolos industriales y la inyección de señales de potencia en un dispositivo compacto y económico. Asimismo, validará la capacidad para resolver problemas multidisciplinarios complejos, desde el diseño de hardware con procesadores SiP y el desarrollo de una arquitectura de software avanzada, hasta la implementación de electrónica de potencia aislada para entornos de subestaciones

2. Tutores Externos

El proyecto no cuenta con la participación de tutores externos formales. El acompañamiento técnico y la validación en entornos reales se gestionan mediante la colaboración directa con la empresa Artec Ingeniería.